

具高輸入電壓變動性之適應能力複合型電漿驅動電路研製

*洪得峻、吳弘淇、林育平

南臺科技大學電機工程系

*tchung@stust.edu.tw

摘要

本文提出一套具高輸入電壓變動性之適應能力複合型電漿驅動電路。由於一般電漿驅動系統大部分著重於單一場合應用設計，導致缺乏其應用之彈性，另外，當應用場域所提供之電壓變動性較高時，將導致電漿驅動失效的可能性。因此，本文提出一套複合型電漿驅動電路，整合升降壓電路及橋型電路，使其電漿驅動電路可適應較高的輸入電壓變動。此外，應用電漿負載特性搭配諧振電路設計，不但可有效提高其電壓增益，有利於驅動電漿負載，還可達到柔切條件以有效提升傳輸效率。為了證明本文所提之複合型電漿驅動電路之可行性，已於實驗室中建構一雛型電路並進行測試。經由實驗結果佐證本文所提之電漿驅動電路具有高輸入電壓變動性之適應能力，其研究成果確實提升電漿驅動系統的應用便利性，且頗具設計參考價值。

關鍵詞：高輸入電壓變動性之適應能力、複合型電漿驅動電路、升降壓電路、橋型電路

Development of a Compound Plasma-Driven With Adaptability to High Input Voltage Variation

*Te-Chun Hung, Hang-Chi Wu, and Yu-Ping Lin

Department of Electrical Engineering, Southern Taiwan University of Science and Technology

Abstract

This paper proposes a compound plasma-driven circuit with adaptability to high input-voltage variations. Most of the general plasma drive systems are designed for single-field applications, which lacks the flexibility of applications, and when the voltage variation of the application field is high, the plasma drive may fail. Therefore, this paper proposes a compound plasma-driven circuit, which integrates a buck-boost circuit and a bridge-type circuit, so that the proposed circuit can accommodate higher input voltage variations. Furthermore, by applying the plasma load characteristics with the resonant circuit design, not only can the voltage gain be effectively enhanced to be beneficial for driving the plasma load, but also the conditions of soft-switching can be achieved to effectively improve the transmission efficiency. To demonstrate the feasibility of this proposed plasma-driven circuit, a prototype circuit was built and verified in the laboratory. The experimental outcomes confirm that the proposed plasma-driven circuit is capable of high input voltage variation. The results of the research have surely improved the convenience of the application for the plasma-driven circuit and are of a reference value for design.

Keywords: Compound Plasma-driven Circuit, High Input Voltage Variation, Buck-boost Circuit, Bridge-type Circuit

壹、前言

電漿技術應用針對製程、鍍膜及清潔設備，早已廣泛地融入其設計，如半導體、面板、記憶體及顯示器等製程設備[1-2]。在日常生活中，電漿技術應用亦隨處可見，如攜帶式臭氧裝置、空氣清淨機、水質淨化技術、表面清潔及異味除臭等多種技術領域[3-4]；於醫療產業中，用於消毒殺菌儀器設備[5]，而在食品產業，可利用臭氧作為消毒劑[6]。由此可知，電漿技術應用場合著實相當廣泛，因此，在不同場合應用適當的電漿驅動電路，是目前電漿驅動較為普遍的應用方式，由於電漿驅動器皆針對應用場合之輸入電壓進行設計，若使用其他場合之輸入電壓，將造成電漿驅動失效，甚至造成電漿驅動器的損壞，導致在電漿驅動器在應用彈性上十分地侷限，再者，考量電漿應用之可靠度，若因供電場所之輸出電力非穩定之系統，導致輸出電壓變動量較高而導致電漿驅動的穩定性大幅降低。如文獻中提到非對稱半橋變流器架構[7-8]，電路穩定且效率高，可以用於中功率之電漿應用場合，然而其非對稱脈波寬度調變卻無法補足輸入電源變動時所需的能量。確實有必要研製一套可適應輸入電壓變動量較高之電漿驅動電源，使其可接受不同輸入直流電壓等級之電漿驅動電源，進而同時提升其驅動電源應用之彈性度。

因此，開發對輸入電壓變動具高適應能力之電漿驅動器，已成為一種趨勢[9]。為了達到對於輸入電壓變動之高適應性的目的，一般應用兩級電路串聯應用，前級電路接收較高的輸入電壓變化量，後級電路則穩定輸出電壓，以達到其效果[10-11]。此類型電路架構及控制技術成熟，然而，兩級電路串聯應用雖可解決輸入電壓變動量的問題，但最大的缺點就是成本與效率的問題。此外，有研究指出改變諧振電路參數或脈衝頻率調製方式，透過調整變壓器匝數比及脈衝頻率調製控制方式，進而達到實現高電壓增益使其電路具有廣域輸入電壓之高適應性[12-13]；而諧振電路最常見之 LLC 架構[14-15]，將其諧振電路操作於高頻段即可調整電壓增益以應付輸入電壓變動量[16]。然而，此兩種方式雖可適應輸入電壓的變動量，其高頻之操作頻率導致電路產生高循環電流、高電磁干擾、低效率[17-18]。而其他傳統類型之諧振電路[19-21]，雖然也有應用於輸入電壓變動量較大的場合，但此類型諧振電路於輕載時仍存在不易控制與調整輸出電壓及轉換效率較低的問題。儘管有文獻提出以混合式諧振電路的方式進行改善，然而對於頻率控制調度之複雜度也相對提升，導致應用上仍受到限制[22]。另外，目前電漿驅動之相關技術文獻係採用高升壓比之矽鋼片變壓器，除電路體積大及低功率密度等缺點之外，且其驅動器操作頻率無法提升，導致其他磁性元件尺寸也無法縮小而增加成本。因此有文獻提出採用鐵粉磁芯材質之變壓器設計方式，可提高驅動器操作頻率以縮小磁性元件尺寸、提高效率與功率密度[23-24]。然而，為得到高升壓比而使得變壓器匝數比過高，在高頻下之寄生元件效應又將影響其電路特性[25-26]，使其設計電漿驅動器時之複雜度提升不少。

爰此，為期提升電漿驅動器對於輸入電壓變動性之適應能力，本文提出一套複合型電漿驅動電路，應用升降壓電路整合改善半橋變流器，利用功率開關集成控制技術嵌入非對稱脈波寬度調變技術，可改善傳統非對稱半橋變流器之脈波寬度 50%最大輸出能量。接續，再整合串並聯混合諧振電路，應用其高電壓增益特性以降低變壓器匝數比，進而優化變壓器在高頻時所產生的寄生元件效應影響諧振特性。另外，再搭配定頻控制，有效地降低諧振電路控制複雜度，並容易達到零電壓開關的條件，進一步降低切換損失及其電磁干擾現象。再者，以微控制器作為整體控制及偵測機制之關鍵核心，藉由回授電路之信號進行計算及判斷，在不同的負載變化及輸入電壓變動時輸出妥適的驅動信號至功率元件，使其驅動電路導向正確操作性。最後，其硬體測試雛形電路建構並同步進行驗證，以利於佐證所提電漿驅動電路之高適應能力。本文之成果貢獻與技術特點臚列如下：

- (一) 提出一套複合型電漿驅動電路，整合功率開關元件以降低設計成本，並可提高輸入電壓變動時之適應能力，有助於提升電漿驅動器應用彈性及可靠度。
- (二) 諧振電路設計搭配電漿負載進行混合式設計，以提高電壓增益降低變壓器匝數比，可有效降低變壓器在高頻之寄生元件特性影響電路特性而降低電壓增益。
- (三) 採非對稱脈波寬度調變於高頻進行控制，可有效穩定諧振特性，從而增加控制穩定度，另外還有助

於縮減元件從而降低設計成本及電路尺寸。

本文所提之具高輸入電壓變動性之適應能力複合型電漿驅動電路，實驗結果證明此驅動電路確實可強化輸入電壓變動時之適應能力。複合式電路設計與混合型諧振電路參數配置，除可幫助提升輸出電壓層級以利於驅動電漿之外，還可適應輸入電壓的變動。此研究有助於提升電漿驅動器應用彈性與縮減電路設計成本。此成果頗具有擴展於其他需要高輸入電壓變動應用驅動電源之技術潛力。

貳、系統架構及其控制系統

一、系統架構描述

本文所提之複合型電漿驅動系統如圖 1 所示，圖 1 (a) 包含了複合式變流器 (compound inverter)、諧振電路 (resonant circuit)、電漿負載 (plasma load)、回授電路 (feedback circuit)、微處理機 (MCU) 及驅動電路 (driving circuit)，如圖 1 (b) 所示，為本文電路實體圖。其中，主電源電壓 V_{in} 輸入至複合系式變流器中，藉由半橋電路開關 (Q_1 與 Q_2)、功率電感 L_b 及輸出電容 C_b 組成升降壓電路，可經由 Q_1 與 Q_2 的導通截止，將能量分別儲存於功率電感 L_b 及輸出電容 C_b 上，此時，半橋電路的輸入電壓 V_{in} 若產生變化量，可調整的輸出電容 C_b 上的電壓 V_{cb} 進行補償，進而提供足夠的直流電壓轉換成妥適的方波電壓 V_h 進入諧振電路。當方波電壓 V_h 在諧振電路中，經由諧振電容 C_r 及諧振電感 L_r 以串聯形式及變壓器之磁化電感 L_m 與電漿負載中等效電阻 R_p 與等效電容 C_p 搭配進行串並聯混合諧振，除濾除 V_h 之諧波及直流成分以避免磁性元件發生飽和之外，還可提高其電壓增益，產生穩定的輸出電壓 v_o 以激發電漿負載。由於此種混合型諧振電路之高電壓增益設計，變壓器則不必以高匝數比進行設計，可進一步縮小變壓器尺寸。接續，由回授電路將輸入電壓 V_{in} 及輸出電壓 v_o 進行比例補償，再轉給微處理機進行類比數位轉換，以進一步比較判斷輸出電壓內部設定，再將其誤差信號轉換成非對稱脈波寬度調變信號，經由驅動電路將其信號放大，以調控功率晶體 Q_1 與 Q_2 ，載負載變化或輸入電壓變化時可穩定輸出電壓 v_o ，進一步穩定激發電漿負載。

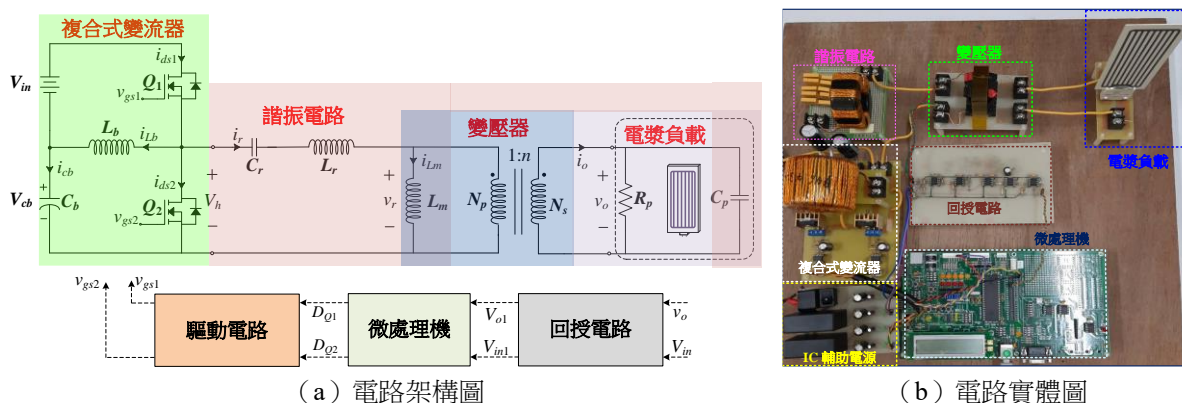


圖 1 複合型電漿驅動系統

為驗證本文驅動電路之可行性，負載部份採用電漿陶瓷載子片，如圖 2 (a) 所示，由高壓電極 (high voltage electrode)、接地電極 (ground electrode) 及介電質屏障 (dielectric barrier) 組成，其介電質放電技術 (dielectric barrier discharge, DBD) 產生高能電子。等離子體由陶瓷薄片作為介電質屏障，介電質成分是鈔；並於陶瓷薄片表面均勻分布，若於高壓電極與接地電極間施予高頻千伏電壓，則極板間產生電位差形成高能電場，且自由電子受電場影響高速位移，當自由電子擁有足夠能量，即指電子之動能將轉換成氣體內能，此能量亦將使氣體產生激發、裂解或游離等情形，而氣體離子化後又會產生另一種帶有高能量之高速電子，再與其他中性粒子碰撞，進而促使氣體產生崩潰效應，即進行大面積均勻放電，進而以迫使氣體解離激發臭氧。為避免電荷累積，需將介電質均勻遍布於介電屏障以及採用正弦波保證電流

在正負兩側週期性變化為平衡狀態。電漿陶瓷載子片兩端點為高壓電極端與接地電極端，白色陶瓷薄片作為介電質屏障，並將介電質均勻分布於陶瓷薄片形成網格狀。如圖 2 (b) 為電漿陶瓷載子片之等效參數測量曲線圖，透過儀器測量分析其等離子體而得出其等效參數之曲線特性，此有助於驅動電路規劃激發電壓及控制難易度，圖中為電漿陶瓷載子片等效阻抗 C_p 與 R_p 之特性曲線，若電漿陶瓷載子片操作於低頻時，其呈現高阻抗特性，而電漿陶瓷載子片之等效電阻 R_p 與電容 C_p 參數因頻率增加而減少，此時意味著電漿陶瓷載子片需求更高驅動電壓，因此，參考圖 2 (b) 之曲線特性，操作頻率於 60~80 kHz 間具有較為趨緩的特性曲線，且呈現高頻低阻抗之特性，並有助於降低驅動電壓，因此，本文之操作頻率將以此頻段中，選擇妥適的頻率為驅動電路操作頻率點，並接續針對操作點進行電路參數設計。

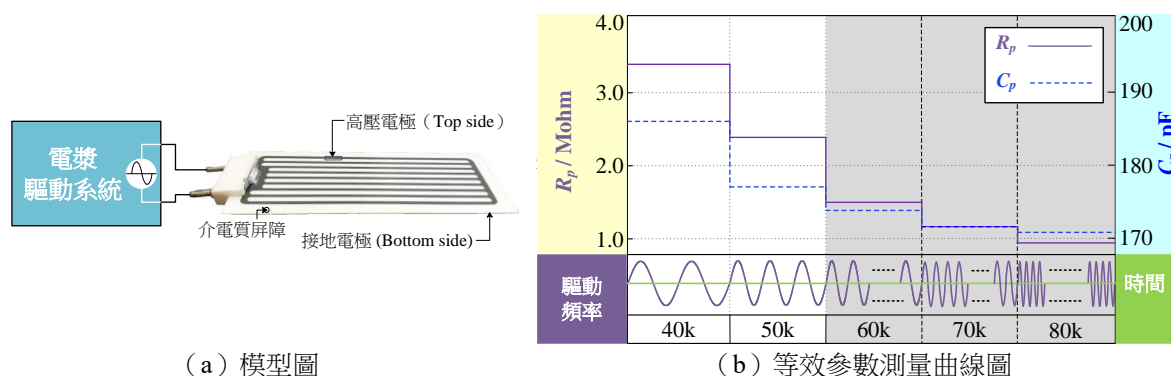


圖 2 電漿陶瓷載子片

二、高輸入電壓變動適應能力之調節技術

為了使電漿驅動器能適應較高的輸入電壓變動量，本文所提出複合式電路設計方式及其調節技術，可依照輸入電壓高低，進行電壓補償。如圖 3 所示，為本文所提之高輸入電壓變動適應能力之調節技術之電路及控制示意圖，藉由複合式變流器設計及非對稱脈波寬度調變技術整合實現電漿驅動器之高輸入電壓變動適應能力。首先針對電路硬體部分進行說明分析，如圖 3 (a) 所示，係利用升降壓電路及 D 類半橋變流器功率開關整合應用設計之複合式變流器，依據輸入電壓 V_{in} 及電容電壓 V_{cb} 之間的變化關係，調整 Q_1 及 Q_2 之責任周期，將輸入電源 V_{in} 之能量儲存至電感 L_b ，後續再釋放至電容 C_b 儲能，即可變化電容上電壓 V_{cb} ，進而改變 D 類半橋變流器輸入電壓 ($V_{in}+V_{cb}$)。而 D 類半橋變流器輸出電壓 V_h 以 Q_1 及 Q_2 之責任周期執行調整，進而調整其基本波 $v_h(rms)$ 振幅。由於本文所提出之複合式變流電路，係由升降壓電路整合 D 類半橋變流器，由一個電感 L_b ，兩個功率晶體開關 Q_1 和 Q_2 ，一個電容 C_b 所組成。而此複合式變流電路之電容電壓 V_{cb} 可由其電路中上臂功率元件責任周期調整而變化，經伏秒平衡原則可得到此複合式變流電路之輸入電壓 V_{in} 及電容電壓 V_{cb} 關係式如下：

$$V_{cb} = \frac{D_{Q1}V_{in}}{1-D_{Q1}} \quad (1)$$

其中， D_{Q1} 為複合式變流電路上臂功率晶體之責任周期。對於複合式變流電路之 L_b 參數設計部分，則需要先設定其邊界操作模式下之電感電流變化量最低值為 0，進而計算出儲能電感的參數，因此，電感電流變化量最低值如下式：

$$I_{Lb-min} = I_{Lb-avg} + 0.5\Delta i_L = \frac{i_{cb}V_{in}}{V_{cb}(1-D_{Q1})^2} - \frac{V_{in}D_{Q1}T_s}{2L_b} = 0 \quad (2)$$

$$L_{b-min} = \frac{(1-D_{Q1})^2 V_{cb}}{i_{cb} 2f_s} \quad (3)$$

如圖 3 (a) 左圖, D_{Q1} 為複合式變流電路上臂功率晶體之責任周期, T_s 及 f_s 分別為 Q_1 之操作週期及頻率。由 (3) 式可得知, 電感 L_b 最小值除了與輸出負載有其關係, 也意味著當負載越輕, 仍想操作於連續操作模式的條件, 則必須將電感加大。另外, 為了能提供穩定的電容電壓 V_{cb} , 電容 C_b 可由電壓漣波 ΔV_{cb} 來決定, 如下式所示:

$$C\Delta V_{cb} = |\Delta Q| = i_{cb} D_{Q1} T_s \tag{4}$$

$$C_b = \frac{i_{cb} D_{Q1}}{\Delta V_{cb} f_s} \tag{5}$$

由 (3) 及 (5) 式可觀察其操作頻率 f_s 亦影響 L_b 之電流變化量與 C_b 之電壓漣波。當操作頻率逐漸上升, 則 C_b 和 L_b 參數值將下降。因此可知, 當操作頻率較高, 可有效減少電感 L_b 及電容 C_b 的參數及尺寸。此外須注意作用於功率開關 Q_1 及 Q_2 的電壓應力, 其數值為輸入電壓 V_{in} 與輸出電壓 V_{cb} 及寄生元件之雜訊特性所組成, 必須嚴謹地考慮 Q_1 及 Q_2 的規格, 最後, 複合式變流器相關元件參數臚列於表 1。

接續, 再針對複合式變流器之控制機制進行說明, 圖 3 (b) 為調變原理, 值得注意的是, 由於 D 類電路輸入電壓為輸入電壓 V_{in} 與電容電壓 V_{cb} 串聯而成, 當輸入電壓 V_{in} 較高時, 可將 Q_1 之責任周期降低以減少電容電壓 V_{cb} 。反之, 當輸入電壓 V_{in} 較低時, 可將 Q_1 之責任周期提高增加電容電壓 V_{cb} 。圖 3 (c) 中 V_{gs1} 與 V_{gs2} 為功率晶體開關 Q_1 與 Q_2 的驅動訊號, 為防止 Q_1 與 Q_2 發生同臂導通並嵌入怠滯時間 (Dead time) 而保護電路安全, 利用 Q_1 與 Q_2 導通時間之互補性, 使導通與截止時間達到非對稱, 故其分析數學原理可知電容電壓 V_{cb} 表示如 (1) 式及 V_h 振幅如 (6) 式。

$$V_h(t) = \begin{cases} V_{in} + V_{cb}, & 0 < t \leq 2\pi D_{Q1} \\ 0, & 2\pi D_{Q1} < t \leq 2\pi \end{cases} \tag{6}$$

透過傅立葉級數分析, 其 D 類變流器輸出電壓 V_h 如 (7) 式。

$$V_h(t) = D_{Q1} (V_{in} + V_{cb}) + \frac{\sqrt{2} (V_{in} + V_{cb})}{\pi} \sum_{n=1}^{\infty} \frac{1}{n} \sqrt{1 - \cos 2n\pi D_{Q1}} \cdot \sin(n\omega_o t + \pi + \theta_n) \tag{7}$$

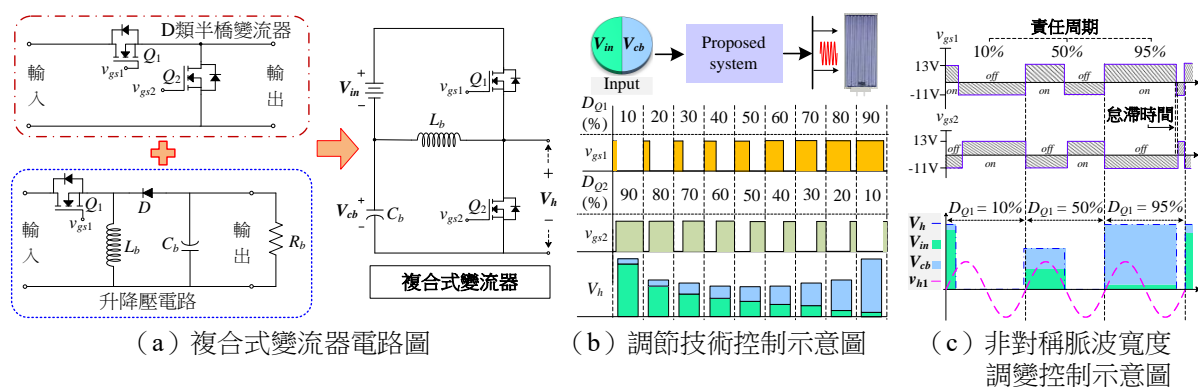


圖 3 高輸入電壓變動適應能力之調節技術電路及控制示意圖

其 θ_n 與基本波之有效值 $v_{h1(rms)}$ 表示如 (8)、(9) 式。

$$\theta_n = \tan^{-1} \frac{\sin 2n\pi D_{Q1}}{1 - \cos 2n\pi D_{Q1}} \tag{8}$$

$$v_{h1(rms)} = \frac{(V_{in} + V_{cb})}{\pi} \sqrt{1 - \cos 2\pi(1 - D_{Q1})} \tag{9}$$

由(9)式可得知，雖非對稱脈波調變控制原理使基本波之有效值 $v_{h1(rms)}$ 在上下臂功率晶體之責任周期於 50% 時達到最大，但搭配複合式變流器控制機制調整變流器輸入電壓 ($V_{in}+V_{cb}$)，使基本波 $v_{h1(rms)}$ 振幅穩定，則可達到功率控制並穩定電漿濺濺能量，此有助於防止後級電路因過壓而損毀，或輸入低壓無法驅使電漿負載正常運行。

三、控制系統架構及原理

為了達到系統穩定輸出電壓以驅動電漿負載，在控制系統採定電壓及線性調整輸出功率控制，藉由調整功率開關之責任周期控制訊號，以達成能量傳遞，其目的在於穩定電漿濺濺能量。本小節將針對控制系統進行詳細說明，如圖 4 所示，為本文所提之控制系統架構圖，其中包含回授電路、微控制器 (MCU) 及功率開關驅動電路所組成。當主電源輸入一直流電壓 V_{in} 供給複合型電漿驅動器，並藉由調整功率開關之責任周期以將輸入直流電壓 V_{in} 轉為高頻高壓驅動電壓 v_o 以提供電漿負載之所需。再藉由回授電路將 V_{in} 及 v_o 進行補償取樣處理，將其電壓比例縮小並轉換成直流之回授信號 V_{in1} 及 V_{o1} 輸入微控制器，經由微控制器進行訊號數位化 ($V_{in1,dig}$ 及 $V_{o1,dig}$) 後，執行比較並計算其誤差電壓值 (e_o 及 e_{in})，經過內部補償器計算、判斷及處理之後，在由 PWM 模組輸出對應之驅動信號 (D_{Q1} 及 D_{Q2})，再由功率開關驅動電路將其訊號放大 (v_{gs1} 及 v_{gs2})，對功率元件進行妥適的責任周期控制，在輸入電壓產生變化時，可有效穩定輸出電壓 v_o 驅動電漿負載，達到以擴展輸入電壓範圍。接續將針對微控制器、功率開關驅動電路及回授電路進行詳細說明。

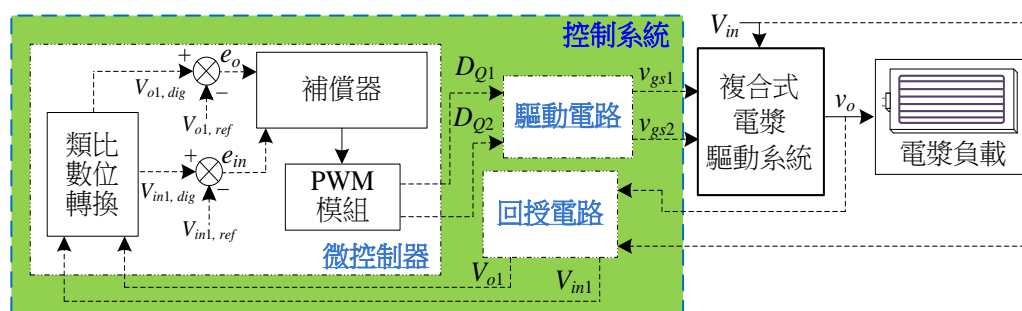


圖 4 控制系統架構圖

首先，如圖 5 所示，為本電漿驅動系統之回授電路架構圖，主要係將其之輸出高頻高壓輸出電壓進行處理，以利於控制系統進行比較、計算及判斷。為避免回授信號之雜訊影響控制系統之判斷，在此回授電路導入補償器以抑制雜訊。由於擷取輸入電壓及昇壓變壓器二次側電壓進行回授訊號控制，而此電壓屬於高頻高壓交流信號，無法直接輸入至微控制器進行讀取，因此需將訊號轉為直流電壓訊號並比例降低其電壓準位至 5 V 內，方可與輸入進行判讀及保護微控制器。回授電路乃係由電阻、電容、二極體及運算放大器所構成，其中包含差動放大電路 (differential amplifier)、全波整流電路 (full-wave rectifier)、濾波電路 (filter circuit) 及直流準位保護電路 (protection)。另當擷取電漿驅動電壓 v_o 與輸入電壓 V_{in} 至回授電路時，首先經由差動放大電路，其具有共模拒斥比 (common-mode rejection ratio, CMRR) 之抑制諧波及高輸入阻抗特性，即可排除訊號失真增加穩定性且與主電路系統進行隔離保護，並將其高壓信號進行比例處理為一交流小信號 v_{o1} 及 V_{in1} ，再將此 v_{o1} 及 V_{in1} 經全波整流電路轉換為正半週之電壓訊號，再由低通濾波電路濾除高頻漣波及雜訊以減少震盪，進一步獲得直流電壓訊號 V_{o1} 及 V_{in1} ，最終由直流準位保護將直流電壓訊號 V_{o1} 及 V_{in1} 限制於 0-5 V，以避免信號電壓過大導致微控制器受損，同時將其直流電壓訊號 V_{o1} 及 V_{in1} 輸入至微控制器執行分析運算。

呈上所述，當電漿驅動高頻高壓訊號經回授電路轉換為直流小信號電壓時，再將其小信號電壓輸入至微控制器進行處理及計算。接續，將針對微控制器進行說明，本文所採用 Microchip 公司所研發之晶片 (dsPIC30F4011) 做為本文提出之複合式電漿驅動系統之控制核心，如圖 6 所示，此微控制器包含了類比數位轉換器 (analog to digital conversion, ADC)、演算決策處理器 (core processor)、頻率產生機制

(frequency generator)、責任周期調變模組 (duty modulation)、非對稱脈寬產生模組 (APWM generator module)。首先，當回授電路所產生之小信號電壓 V_{o1} 及 V_{in1} 同時輸入至微控制器內，則由類比數位轉換器將信號進行數位化。此時，經由演算決策處理器中之程式邏輯與函數運算後，將其信號搭配頻率產生機制與責任周期調變模組建立操作頻率及妥適的責任周期。接續，再由非對稱脈寬產生模組產生非對稱脈寬信號 (D_{Q1} 及 D_{Q2})。由於 D_{Q1} 及 D_{Q2} 為微控制器直接產生之信號，其強度不足以驅動功率晶體，再者，為了達到功率級電路及控制級電路之隔離機制，本文應用光耦合隔離積體電路 (HCPL-A3120, Avago) 作為訊號隔離保護元件，進行功率晶體驅動電路之設計。藉由功率晶體驅動電路之光耦合器一二次側信號耦合，將其輸入之數位訊號 D_{Q1} 及 D_{Q2} 轉換為 +13 V 及 -11 V 的電壓驅動訊號 v_{gs1} 與 v_{gs2} ，達到強化驅動訊號以有效地控制複合型電漿驅動系統中的功率晶體，從而實現定電壓及線性調整輸出功率控制，形成完整的閉迴路控制系統。

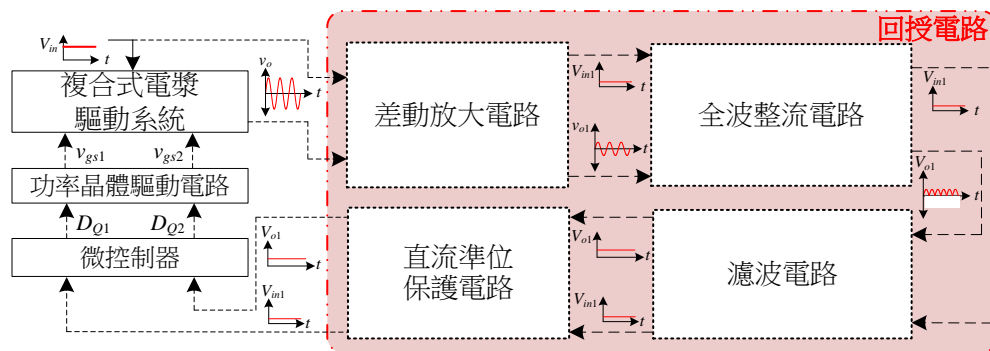


圖 5 回授電路方塊圖

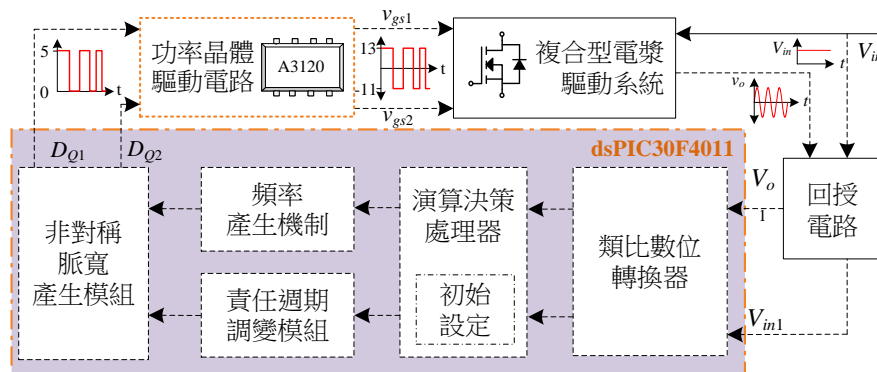


圖 6 微控制器與功率開關驅動電路之系統架構圖

由上一段中提到微控制器的硬體內部控制原理，最後，本段再針對微控制器之控制流程進行說明，圖 7 為微控制器之控制流程圖。本文所提之電漿驅動器主要能適應較高的輸入電壓變動量，並能穩定輸出以提供足夠高的電壓驅動電漿負載。因此，在微控制器上將針對輸出電壓及輸入電壓的變化進行功率晶體責任周期所對應的變化。當微控制器系統起始時，會先將內部相關功能及參考值進行初始化，以避免系統起始流程失誤而導致控制失效，例如類比數位轉換模組、頻率、責任周期模組及各項電壓參考值等。在此，本文在微控制器設定上，初始後之頻率及責任周期皆已先行定義。接續，將偵測輸出電壓信號 V_{o1} 並與輸出電壓參考值 $V_{o1,ref}$ 進行比較，若輸出電壓信號 V_{o1} 小於輸出電壓參考值 $V_{o1,ref}$ ，代表電漿驅動器輸出電壓過低，則必須依照非對稱脈衝寬度調變機制，將複合式變流器中之 Q_1 及 Q_2 功率晶體之責任周期調整到接近 50%，試圖將最大能量傳輸以電漿負載，以穩定輸出電壓，接續偵測輸入電壓 V_{in1} ，且小於輸入電壓參考值 $V_{in1,ref}$ ，則代表目前電漿驅動器之輸入電壓值偏低，則複合式變流器中之 Q_1 功率晶體之責任周期需持續增加且 Q_2 功率晶體之責任周期將互補遞減，此部分控制如圖 7 中黃色方塊所標註區域；若 V_{in1} 與 $V_{in1,ref}$ 相等，則代表目前電漿驅動器之輸入電壓為正常值，功率晶體現行之責任周期則持

續維持，此部分控制如圖 8 中綠色方塊所標註區域；若 V_{in1} 大於 $V_{in1,ref}$ ，則代表現下電漿驅動器之輸入電壓值偏高，則複合式變流器中之 Q_1 功率晶體之責任周期需持續減少，而 Q_2 功率晶體之責任周期將互補增加，此部分控制如圖 7 中粉紅色方塊所標註區域。不論在哪種輸入電壓條件下，都會再繼續偵測輸出電壓信號 V_{o1} 與輸出電壓參考值 $V_{o1,ref}$ 並進行比較，以有效激發電漿負載，若輸出電壓信號 V_{o1} 等於輸出電壓參考值 $V_{o1,ref}$ ，則代表目前電漿驅動器輸出電壓係為微控制器中之設定值，因此，將維持功率晶體現行之責任周期；若 V_{o1} 大於 $V_{o1,ref}$ 相等，則代表電漿驅動器輸出電壓過高，因此必須關閉複合式變流器中之 Q_1 及 Q_2 功率晶體之責任周期，以避免過電壓導致電漿負載的損壞，此部分控制如圖 7 中藍色方塊所標註區域。

本文控制設計上，為了能使電漿驅動電路能適應較高之電壓變化量，並穩定輸出電壓的最後目的，因此在控制流程設計上，除了針對輸出電壓進行回授控制外，輸入電壓的變化也考量至控制系統內。由圖 7 中可觀察出，雖然本文將控制流程以輸入電壓條件設計三種不同的狀況，但不論複合式變流器中之功率晶體之責任周期如何變化，都必須以維護輸出電壓穩定的條件之上。因此，只要輸出電壓條件不低於參考值，則將會維持住當下功率元件的責任周期或直接關閉功率開關且不再判斷輸入電壓之條件，直到輸出電壓再次產生變化而低於參考值。只有在輸出電壓低於參考值，並進行功率開關之責任周期調整後，才開始進入輸入電壓的判斷，且每次判斷輸入電壓後，不論輸入電壓條件為何，一定會再回到輸出電壓的判斷式。故輸入電壓變化量只要不大幅度影響輸出電壓，即便可能造成輸入電壓與其參考值無法達到相等 ($V_{in1}=V_{in1,ref}$)，只要輸出電壓條件不低於參考值，則將會維持住當下功率元件的責任周期或直接關閉功率開關且不再判斷輸入電壓之條件，直到輸出電壓再次產生變化而低於參考值，才會再進入輸入電壓判斷。控制流程上不但將穩定輸出電壓至設定參考值做為流程中最優先的順序，且在輸入電壓任意條件下，最後必須回到輸出電壓的判斷，可同時達到適應輸入電壓變化及穩定輸出電壓的雙平衡控制。

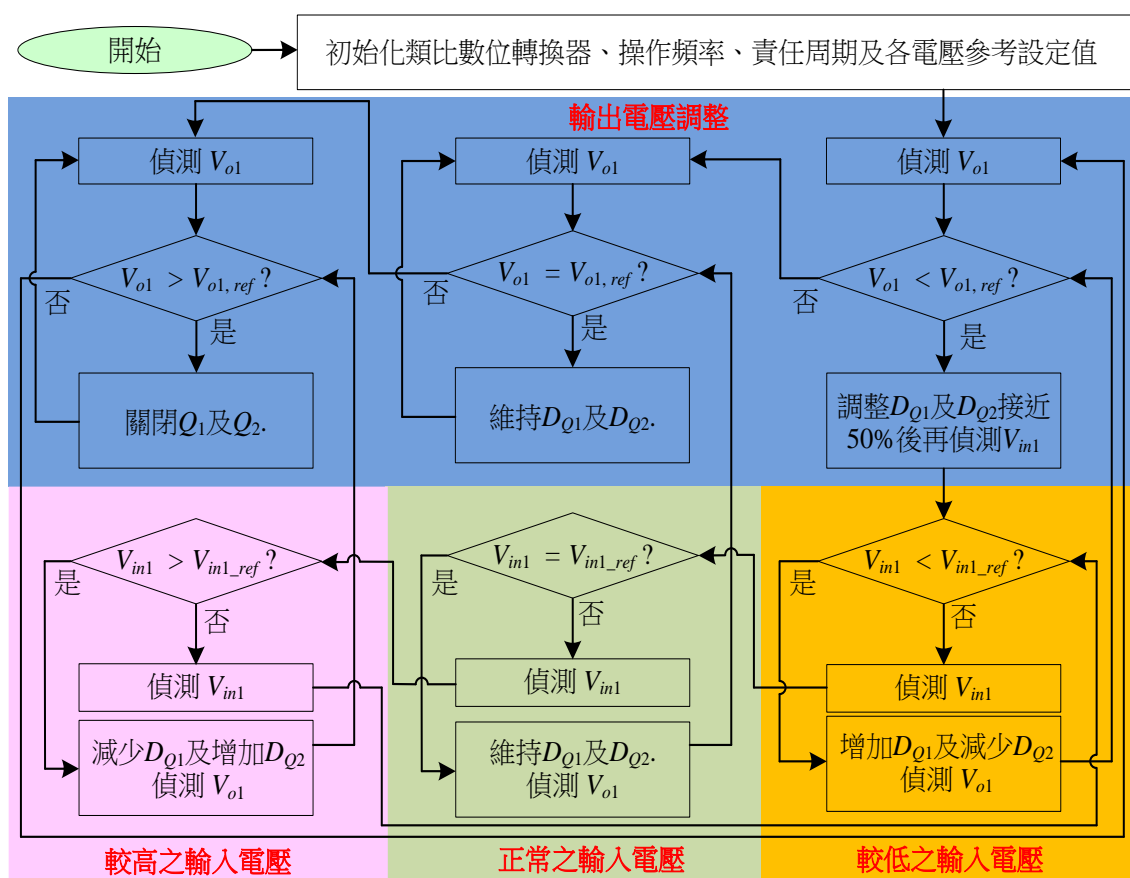


圖 7 微控制器之控制流程圖

四、電路時序分析

本節將針對電路時序進行詳細說明，圖 8 與圖 9 分別為電路時序波形圖與電路動作原理圖，將功率晶體切換工作週期區分為六個操作模式進行解析並說明如下：

(一) 工作狀態 1： $(t_0 \sim t_1)$

如圖 9 (a) 所示，對應至圖 8 電路時序圖中 $t_0 \sim t_1$ 時，功率晶體 Q_1 及 Q_2 分別為導通與截止狀態。由於在上一時序中，功率晶體 Q_1 跨壓降至零且其電流經過其背接二極體通過，因此，功率晶體 Q_1 完成零電壓切換。此時，諧振電流 i_{Lr} 正處於負半週開始上升，因此， i_{Lr} 將經過功率晶體 Q_1 、輸入電壓 V_{in} 、電容 C_b 、諧振電路 (L_r 及 C_r) 及變壓器一次側形成一電流迴圈，此時，變壓器上激磁電感電流 i_{Lm} 處於正半週，與 i_{Lr} 反相 180 度。另外， i_{Lr} 分流經電感 L_b 與電容 C_b 形成另一電流迴圈，對 L_b 與 C_b 充電，此時，電感電流 i_{Lb} 線性上升，而電容電流 i_{cb} 為正且逐步下降。變壓器二次側輸出電流 i_o 則感應一次側的電流，由二次側打點端流入，於電漿負載等效電路形成一電流迴路，直至 i_{Lr} 上升至 0 時，進入工作狀態 2。

(二) 工作狀態 2： $(t_1 \sim t_2)$

如圖 9 (b) 所示，對應至圖 8 電路時序圖中 $t_1 \sim t_2$ 時，功率晶體 Q_1 及 Q_2 分別持續為導通與截止狀態。此時，諧振電流 i_{Lr} 由負半週轉換成正半週，因此，輸入電壓 V_{in} 將其能量經過功率晶體 Q_1 輸入至諧振電路中，再由變壓器一次側及電容 C_b 形成一電流迴圈，此時，變壓器上激磁電感電流 i_{Lm} 由正半週轉為負半週，與 i_{Lr} 反相 180 度。由於電容 C_b 釋能，電容電流 i_{cb} 為負，其電容電壓 V_{cb} 與輸入電壓 V_{in} 串聯輸入至諧振電路提高 V_h 。另外，輸入電壓 V_{in} 亦將其能量經過功率晶體 Q_1 儲存至電感 L_b 形成一電流迴圈，而電感電流 i_{Lb} 持續線性上升。變壓器二次側輸出電流 i_o 由負變正，與電漿負載等效電路形成一電流迴路，直至功率晶體 Q_1 截止時，進入工作狀態 3。

(三) 工作狀態 3： $(t_2 \sim t_3)$

如圖 9 (c) 所示，對應至圖 8 電路時序圖中 $t_2 \sim t_3$ 時，功率晶體 Q_1 及 Q_2 同時為截止狀態，此時段稱之為怠滯時間。此時，功率晶體 Q_1 及 Q_2 之寄生電容分別開始充放電，諧振電流 i_{Lr} 仍為正半週並與諧振電路 (L_r 及 C_r) 及變壓器一次側形成電流迴圈。由於功率晶體 Q_1 之寄生電容充電完畢並截止，因此輸入電壓 V_{in} 停止提供能量。當功率晶體 Q_2 之寄生電容放電至跨壓為 0 時，則 i_{Lr} 改由其背接二極體、諧振電路 (L_r 及 C_r) 及與變壓器一次側形成電流迴圈。同時，變壓器上激磁電感電流 i_{Lm} 仍為負半週。另外，電感電流 i_{Lb} 續流並開始線性下降，亦經由電容 C_b 及功率晶體 Q_2 之背接二極體形成電流迴圈，電感 L_b 釋能至電容 C_b ，其電流 i_{cb} 由負轉正。而變壓器二次側輸出電流 i_o 持續為正，與電漿負載等效電路形成一電流迴路，直至功率晶體 Q_1 導通時，進入工作狀態 4。

(四) 工作狀態 4： $(t_3 \sim t_4)$

如圖 9 (d) 所示，對應至圖 8 電路時序圖中 $t_3 \sim t_4$ 時，功率晶體 Q_2 開始導通，因上一工作狀態時， Q_2 之跨壓為 0 且其電流經過其背接二極體通過，因此完成 Q_2 之零電壓切換。此時，而諧振電流 i_{Lr} 仍為正半週開始下降， i_{Lr} 經功率晶體 Q_2 與諧振電路 (L_r 及 C_r) 及變壓器一次側形成電流迴圈。另外，電感 L_b 持續釋能至電容 C_b ， i_{Lb} 線性下降且 i_{cb} 持續為正， i_{Lb} 亦經電容 C_b 及功率晶體 Q_2 形成電流迴圈。而變壓器二次側輸出電流 i_o 持續為正，與電漿負載等效電路形成一電流迴路，直至 i_{Lr} 下降為 0 時，進入工作狀態 5。

(五) 工作狀態 5： $(t_4 \sim t_5)$

如圖 9 (e) 所示，對應至圖 8 電路時序圖中 $t_4 \sim t_5$ 時，功率晶體 Q_2 持續導通狀態。此時，諧振電流 i_{Lr} 由正半週轉換成負半週，因此，諧振電流 i_{Lr} 經功率晶體 Q_2 與諧振電路及變壓器一次側形成電流迴圈，而變壓器上激磁電感電流 i_{Lm} 由負半週轉為正半週，與 i_{Lr} 反相 180 度。另外，電感 L_b 持續釋能至電容 C_b ， i_{Lb} 線性下降且 i_{cb} 持續為正， i_{Lb} 亦經電容 C_b 及諧振電路 (L_r 及 C_r) 形成電流迴圈。而變壓器二次側輸出電流 i_o 由正變負，與電漿負載等效電路形成一電流迴路，直至功率晶體 Q_2 截止時，進入工作狀態 6。

(六) 工作狀態 6 : ($t_5 \sim t_6$)

如圖 9 (f) 所示，對應至圖 8 電路時序圖中 $t_5 \sim t_6$ 時，功率晶體 Q_1 及 Q_2 同時為截止狀態，此時段稱之為怠滯時間。此時，功率晶體 Q_2 及 Q_1 之寄生電容分別開始充放電，諧振電流 i_{Lr} 仍為負半週並與諧振電路 (L_r 及 C_r) 及變壓器一次側形成電流迴圈。由於功率晶體 Q_2 之寄生電容充電完畢並截止，因此在此狀態下， i_{Lr} 或 i_{Lb} 將不再流經 Q_2 。當功率晶體 Q_1 之寄生電容放電至跨壓為 0 時，則 i_{Lr} 改由其背接二極體、輸入電壓 V_{in} 、電容 C_b 、諧振電路 (L_r 及 C_r) 及與變壓器一次側形成電流迴圈。同時，變壓器上激磁電感電流 i_{Lm} 仍為正半週。另外，電感 L_b 持續釋能至電容 C_b ，電感電流 i_{Lb} 持續線性下降且電容電流 i_{cb} 仍為正， i_{Lb} 亦經由電容 C_b 及諧振電路 (L_r 及 C_r) 與變壓器一次側形成電流迴圈。而變壓器二次側輸出電流 i_o 持續為負，與電漿負載等效電路形成一電流迴路，直至功率晶體 Q_1 導通時，將回到工作狀態 1 並持續重複以上工作狀態。

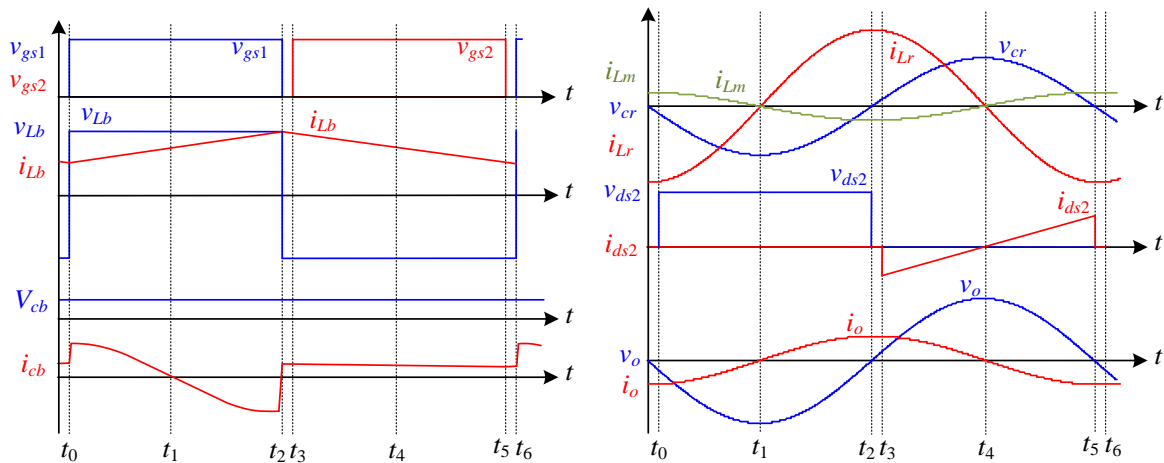
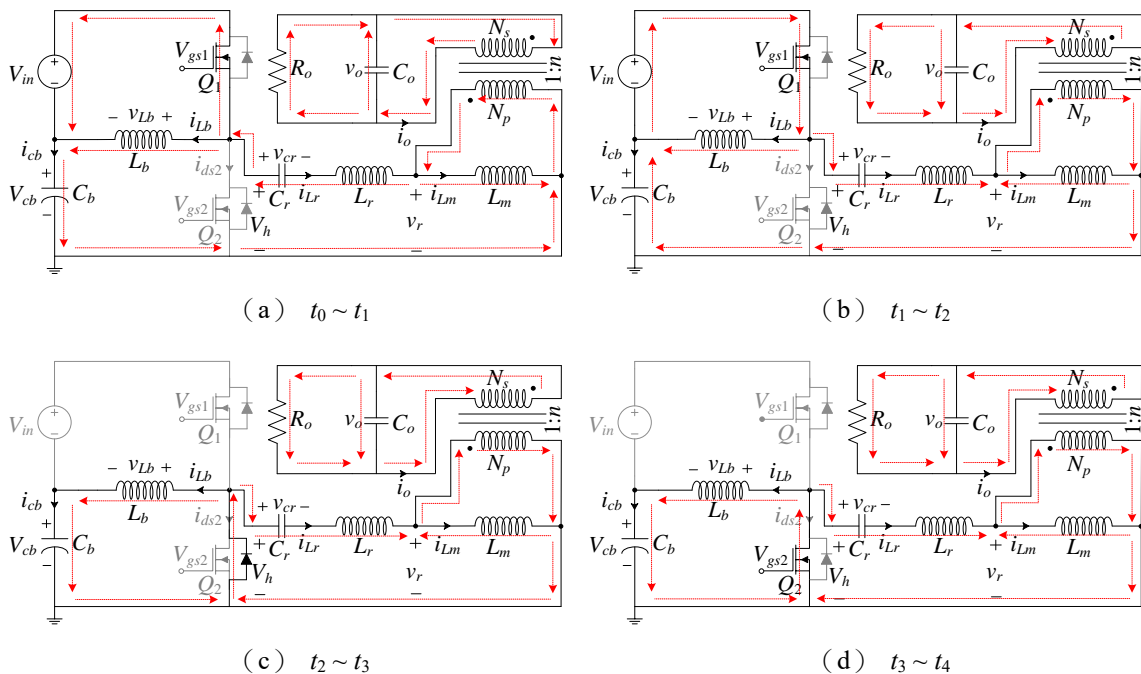


圖 8 電路時序波形圖



(a) $t_0 \sim t_1$

(b) $t_1 \sim t_2$

(c) $t_2 \sim t_3$

(d) $t_3 \sim t_4$

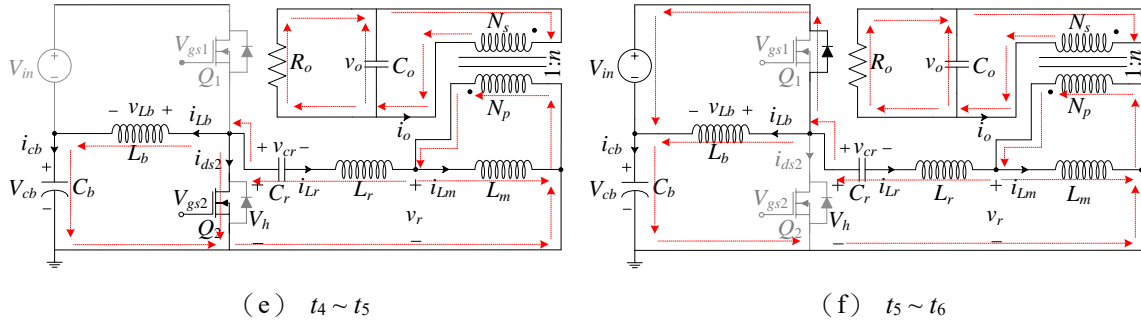


圖 9 電路動作原理圖

參、諧振電路及變壓器設計與特性分析

一、諧振特性分析

為了提高傳輸效率，以及提供足夠的電壓增益，減少變壓器匝數比，本文提出應用混合型諧振電路設計，達到高效的能量傳輸的功能。圖 10 所示為本文所採用之混合型諧振電路。其中， C_r 及 L_r 分別為諧振電容及電感， L_m 為變壓器之激磁電感， R_p 及 C_p 分別為電漿負載等效電阻及電容。為了符合電漿驅動器電壓增益，需在諧振電路中加入匝數比 n 之變壓器，以協助增加諧振電路整體電壓增益。圖 10 (a) 為電路架構圖，其中，諧振輸入電源為複合式變流器所輸出之電壓方波訊號 V_h 。為了推導簡化諧振電路架構，將變壓器二次側部分之電漿負載等效元件映射至一次側，如圖 10 (b) 所示， R_p/n^2 為二次側映射至一次側之電漿負載等效電阻， C_p/n^2 為二次側映射至一次側之電漿負載等效電容， v_o/n 為二次側射至一次側之輸出電壓，接續，在以上述之參數部分，定義其諧振頻率如下：

$$f_r = \frac{1}{2\pi \sqrt{\left(\frac{C_p}{n^2} // C_r\right) L_r}} \quad (11)$$

接續，再利用等效電路架構推導諧振電路之電壓增益之轉移函數 G_v ，在圖 10 (b) 中， Z_o 為電漿負載由變壓器二次側映射至一次側之等效阻抗， Z_r 為諧振電路之等效阻抗，可利用阻抗計算將其推導如下：

$$Z_o = \frac{\frac{R_p}{n^2} \cdot \left(\frac{1}{j\omega C_p n^2}\right)}{\frac{R_p}{n^2} + \left(\frac{1}{j\omega C_p n^2}\right)} = \frac{R_p}{n^2 (j\omega C_p R_p + 1)} \quad (12)$$

$$Z_r = \frac{1}{j\omega C_r} + j\omega L_r + \left(\frac{j\omega L_m \cdot Z_o}{j\omega L_m + Z_o}\right) = \frac{1}{j\omega C_r} - \frac{\omega^2 L_m L_r - j\omega L_m Z_o - j\omega L_r Z_o}{j\omega L_m + Z_o} \quad (13)$$

$$G_v(j\omega) = \left| \frac{v_o(j\omega)}{v_h(j\omega)} \right| = \left| \frac{n \frac{j\omega L_m \cdot Z_o}{j\omega L_m + Z_o}}{\frac{1}{j\omega C_r} + j\omega L_r + \left(\frac{j\omega L_m \cdot Z_o}{j\omega L_m + Z_o}\right)} \right| = \left| \frac{-\omega^2 L_m C_r Z_o n}{Z_o + j\omega L_m - j\omega^3 L_m L_r C_r - \omega^2 L_m C_r Z_o - \omega^2 L_r C_r Z_o} \right| \quad (14)$$

經由阻抗分析及分壓推導出電壓增益 G_v 後，再將 (13) 及 (14) 式所求得之阻抗與電壓增益轉移函數透過數學模擬軟體繪製頻率響應曲線圖。由於變壓器設計繞製時，其激磁電感 L_m 為已知條件。本文針對 L_r 進行評估，由圖 11 (a) 可得知，由於激磁電感 L_m 為固定值，當 L_r 設計值接近 L_m 時 (如 L_{r3})，可發現其諧振頻率於 38 kHz，且諧振增益為 56 dB；當 L_r 設計值較遠離 L_m 時 (如 L_{r2})，可發現其諧振頻率於 47 kHz，且諧振增益為 60 dB；當 L_r 設計值遠低於 L_m 時 (如 L_{r1})，可發現其諧振頻率於 76.5 kHz，且

諧振增益為 65 dB。由此圖可觀察出，當 L_r 設計值與 L_m 比例低時，在控制上不但不會受到低頻諧振點的影響，且諧振增益較大，不但可達到本文升高諧振電壓增益以降低變壓器匝數比，減少變壓器於高頻操作時所產生之寄生元件效應，影響變壓器電壓增益，另外，還可以降低驅動電漿負載地等效阻抗。經由 (11) 式諧振頻率計算，可得到諧振電感及諧振電容之值，並繪製其電壓增益及阻抗相位特性曲線，如圖 11 (b) 及 (c) 所示。在電壓增益部分，考慮到複合式變流器輸出電壓之均方根值 $V_{h(rms)}$ 大約在 27 V 左右，因此，諧振槽及變壓器放大倍率約 100 倍，換算電壓增益後約為 40 dB，因此操作頻率訂為 74.3 kHz。再觀察圖 11 (c) 之阻抗相位曲線圖，當操作頻率對應到阻抗相位時可發現，相位角度顯示諧振槽為電感性，這樣的操作可使複合式變流器之功率開關達到零電壓切換 (ZVS) 之條件，可有效降低切換損失。

呈上所述，混合型諧振電路經由電漿等效電容映射參與諧振特性，形成較高的電壓增益，則可不必特別增加變壓器匝數以獲得所需之電壓增益，此舉有助於減少變壓器繞製線材之浪費與繞製時之困難度。反觀一般串聯諧振或 LLC 架構，由於電壓增益無法提高，因此只能增加變壓器的繞組匝數，但此作法不只增加實體變壓器之體積外，還會造成更多的繞組銅損與更多的漏磁，使得整體效率受到嚴峻的挑戰，因此，故本文採用混合式諧振電路設計，其諧振元件參數臚列如表 1。

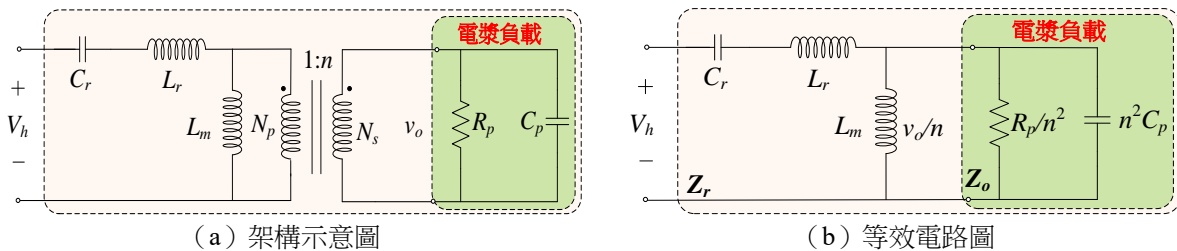


圖 10 混合型諧振電路

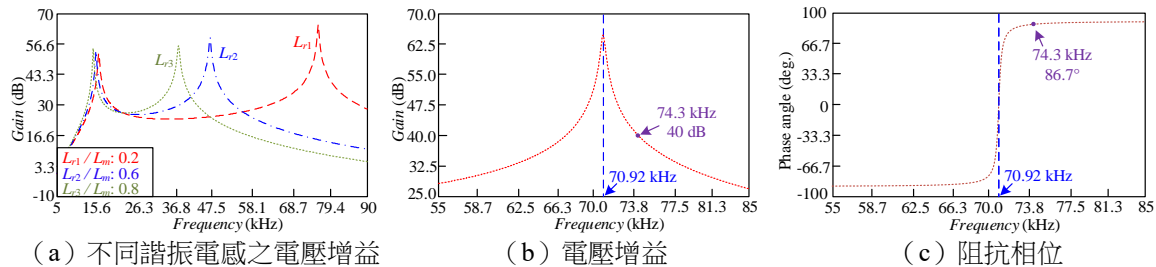


圖 11 混合型諧振電路特性曲線圖

二、變壓器設計分析

本文除利用諧振電路提高系統電路之電壓增益外，另外將以變壓器匝數比設計來協助提升電壓增益，以達到電漿穩定驅動之目的。因此，本文在於設計變壓器程序規劃上，將依據電漿負載所需之高壓驅動特性而考量變壓器二次側繞組設計。首先，變壓器設計程序必須先選定鐵芯與繞線之規格，再依據電漿驅動電路所需之電壓增益，審慎計算變壓器一次側與二次側之匝數比與繞線匝數值，最後妥適地評估並選擇導線直徑與繞線面積進行變壓器之繞製與測量。變壓器鐵芯主要將磁場集中於變壓器內部提升其轉換效率，而電漿驅動電路之變壓器大多操作於高頻場合，因此採用錳鋅鐵氧材質，其型號為 TDK PC47，此款鐵芯之飽和磁通密度 B_{set} 為 420 mT，為避免鐵芯飽和現象發生，將最大磁通密度變化量 ΔB_{max} 之設定預留安全裕度約 0.8，再透過變壓器面積乘積 A_p 決定變壓器繞線線架尺寸規格，其公式如下：

$$A_p = \frac{(P_i + P_o) \cdot 10^6}{K_u \cdot 2\Delta B_{max} \cdot K_j \cdot f_s} \quad (15)$$

其中，假設轉換效率 η 預設為 80%，繞線係數 K_u 為 0.15，且電流密度 K_j 為 2 A/mm²，操作頻率 f_s 為 74.3 kHz，故可以算出 A_p 為 45063 mm⁴。由上式求得變壓器面積乘積，並參考相關變壓器規格後，本文選用鐵芯型號 EE42/42/15-Z 為變壓器鐵芯，其面積成積為 48230 mm²，其規格可滿足電漿驅動系統之變壓器設計需求。接續，將進行匝數比設計，為滿足輸出電壓需求，可由下式計算變壓器匝數比 n 、一次側匝數 N_p 與二次側匝數 N_s ，其數學式如下：

$$n = \frac{\sqrt{2} \cdot v_o}{(V_{cb} + V_{in})D_{\max}} ; N_p = \frac{(V_{cb} + V_{in})D_{Q1-\max}}{2\Delta B \cdot A_e \cdot f_s} \cdot 10^6 ; N_s = N_p \cdot n \quad (16)$$

其中， $(V_{cb} + V_{in})$ 為複合式變流器之輸入電壓， $D_{Q1-\max}$ 為複合式變流器上臂功率元件之最大責任周期， A_e 為鐵芯之有效截面積。藉由上式可求得 n 為 20 倍、 N_p 計算為 18.029 匝，為製成考量採用 19 匝；藉由匝數比 n 可求得二次側匝數 N_s 為 380 匝。接續，將計算變壓器兩側之導線線徑，其一次側與二次側電流之均方根值 $i_{Lr(rms)}$ 與 $i_o(rms)$ 可由輸出功率、輸入功率及輸出電壓與諧振槽輸入電壓計算分別為 13.8 A_{rms} 與 0.1 A_{rms}，再藉由電流密度與電流值可計算出合理之導線面積，再換算成線徑。經由計算可得一次側與二次側之導線可分別選用 21 股 0.2 mm 與單股 0.3 mm 之規格，最後輔以 LCR 阻抗分析儀 (HIOKI 3522-50) 進行變壓器參數測量，其測量結果亦臚列如表 1。

表 1 本文提出之複合型電漿驅動器相關元件參數表

複合式變流器元件及諧振元件參數表		
符號	描述	參數值
V_{in}	輸入電壓範圍	12-175 V
v_o	輸出電壓	2.4 kV _{rms}
Q_1	複合式變流器上臂功率晶體	IXFH44N50P (500 V / 44 A)
Q_2	複合式變流器下臂功率晶體	IXFH44N50P (500 V / 44 A)
C_b	輸出電容	120 μ F
L_b	功率電感	946.43 μ H
C_r	諧振電容	81.85 nF
L_r	諧振電感	115.3 μ H
變壓器參數值		
符號	描述	參數值
L_m	變壓器磁化電感	512.5 μ H
N_p	一次側匝數	19
N_s	二次側匝數	380
n	變壓器倍率比	20
D_{\max}	最大責任周期	95%

如表 1 所示為本文所提出之複合型電漿驅動器相關元件之參數表。如表中所列之內容，如輸入電壓範圍 (V_{in}) 主要用意係為了低壓儲能設備 (12 V、24 V、48 V、72V 等電池串聯使用) 及一般交流電源整流穩壓後之直流輸出 (155 V) 而規畫設計；輸出電壓 (v_o) 主要考量電漿完整噴發所需之驅動電壓；複合式變流器上下臂功率晶體 (Q_1 及 Q_2) 規格主要依據功率開關應用於電漿驅動電路之時，所跨於功率晶體的電壓及流過的電流大小，決定其功率開關規格，另外，亦考量其特點為低封裝電感與易於驅動和保護選擇該功率元件；輸出電容及功率電感 (C_b 及 L_b) 部分，主要是考量複合式變流器的能量傳遞，並能達到輸入電壓變動的高適應性能力而計算 (如式(3)及(5)) 並選定；諧振元件 (C_r 及 L_r) 部分，則是搭配阻抗分析做計算所需之參數值；最後，變壓器相關參數部分，變壓器一、二次側匝數 (N_p 及 N_s) 係考慮輸入電壓最大值對於磁心參數與操作頻率等因數進行計算 (如式(16)) 所得其參數；而匝數比 (n) 則

考慮輸出電壓及諧振電路輸入電壓比例而設定；最大責任周期 (D_{max}) 主要係以複合式變流器之功率開關之最大責任周期進行定義；磁化電感部分 (L_m) 則在變壓器完成後輔以 LCR 阻抗分析儀 (HIOKI 3522-50) 進行變壓器參數測量之量測結果。

肆、實驗結果

為了驗證本文所提出之複合型電漿驅動電路之高輸入電壓變動性適應能力及電路硬體暨控制可行性，此項研究已於實驗室建置一套硬體雛形系統進行實測驗證，其測試項目包括有不同輸入電壓測試、諧振特性測試、零電壓切換 (ZVS) 以及各端電壓與功率開關責任周期之關係分析，此驗證結果有助於證明此複合型電漿驅動電路具輸入變動之高適應能力。

圖 12 為測試不同輸入電壓條件之輸出實測波形圖。首先，本文量測輸入電壓 V_{in} 、複合式變流器輸出電壓 V_h 、輸出電壓 v_o 及輸出電流 i_o 之波形。在圖 12 (a) 中，當輸入電壓於 175 V 時，複合式變流器上臂功率開關之責任周期約為 10%，其複合式變流器輸出電壓 V_h 之平台電壓值約為 194 V，而輸出電壓 v_o 為 2.41 kV_{rms} 及其輸出電流 i_o 為 276 mA_{rms}；另圖 12 (b) 中，當輸入電壓於 30 V 時，複合式變流器上臂功率開關之責任周期約為 50%，使複合式變流器輸出電壓 V_h 之平台電壓值約為 60 V，而輸出電壓 v_o 與輸出電流 i_o 仍可達 2.47 kV_{rms} 及 289 mA_{rms}；再者，由圖 12 (c) 顯示，當輸入電壓於 12 V 時，複合式變流器上臂功率開關之責任周期約為 95%，令複合式變流器輸出電壓 V_h 之平台電壓值約為 197 V，而輸出電壓 v_o 與輸出電流 i_o 仍尚可保持為 2.39 kV_{rms} 及 261 mA_{rms}。此實測數據說明本文所提之複合式電路設計，確實可依輸入電壓的不同，以上臂功率晶體之責任導通週期，調整複合式變流器輸出電壓及其責任周期，使其輸出電壓能維持可穩定噴發電漿負載電壓之 2.2 kV_{rms} 電壓值，這也證明複合式電路設計，突破了非對稱脈寬調變時，最大輸出之責任周期 50% 的限制，使得上臂功率開關之責任周期的調變更有意義。

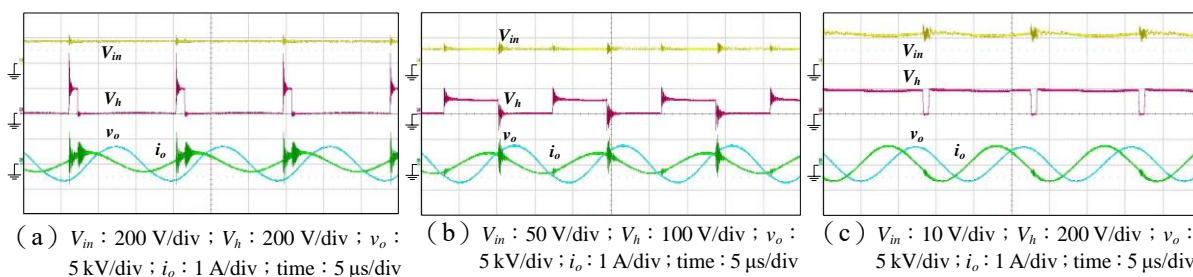


圖 12 不同輸入電壓之輸出電壓電流波形(a)輸入電壓 175 V、(b)輸入電壓 30 V、(c)輸入電壓 12 V

圖 13 為測試不同輸入電壓條件之諧振特性波形圖。在此，量測輸入電壓 V_{in} 、複合式變流器輸出電壓 V_h 、諧振電流 i_{Lr} 及輸出電壓 v_o 之波形。在圖 13 (a) 中，當輸入電壓於 175 V 時，複合式變流器輸出電壓 V_h 之平台電壓值約為 194 V，其責任周期約為 10%，而輸出電壓 v_o 為 2.41 kV_{rms}，諧振電流 i_{Lr} 與 V_h 之相位幾乎同相；另圖 13 (b) 中，當輸入電壓於 30 V 時，複合式變流器輸出電壓 V_h 之平台電壓值約為 60 V，其責任周期約為 50%，輸出電壓 v_o 為 2.47 kV_{rms}，諧振電流 i_{Lr} 與 V_h 之相位落後約 30 度；另外，由圖 13 (c) 顯示，當輸入電壓於 12 V 時，複合式變流器輸出電壓 V_h 之平台電壓值約為 197 V，其責任周期約為 95%，輸出電壓 v_o 為 2.39 kV_{rms}，而諧振電流 i_{Lr} 與 V_h 之相位落後約 80 度。此實測數據說明本文所設計之諧振電路，不論複合式變流器上下臂功率晶體的導通週期為何，其諧振電流 i_{Lr} 與 V_h 之相位皆為落後，皆可達到電感性特性的需求，因此，諧振電路之設計也達到了零電壓切換的條件。

接續，再由圖 14 來觀察不同輸入電壓條件之零電壓切換的狀況。從圖 14 (a) 可觀察出，當輸入電壓於 175 V 時，複合式變流器功率開關責任周期不同時，其電流在功率開關導通前，確實由負變正，也證明了在開關導通前，其電流流經開關背接二極體，達到零電壓切換的效果。而圖 14 (b) 可觀察出，當輸入電壓於 30 V 時，複合式變流器功率開關責任周期相同時，在導通前電流仍由負變正，開關導通後則

完成零電壓切換；最後，圖 14 (c) 可看出，當輸入電壓於 12 V 時，與圖 14 (a) 相反，在開關導通前電流一樣由負變正，證明了導通時零電壓切換的能力。呈上所述，在非對稱脈寬調變技術下，不論開關導通週期不論相同與否，其零電壓切換的效果皆存在，且有效減少切換損失。

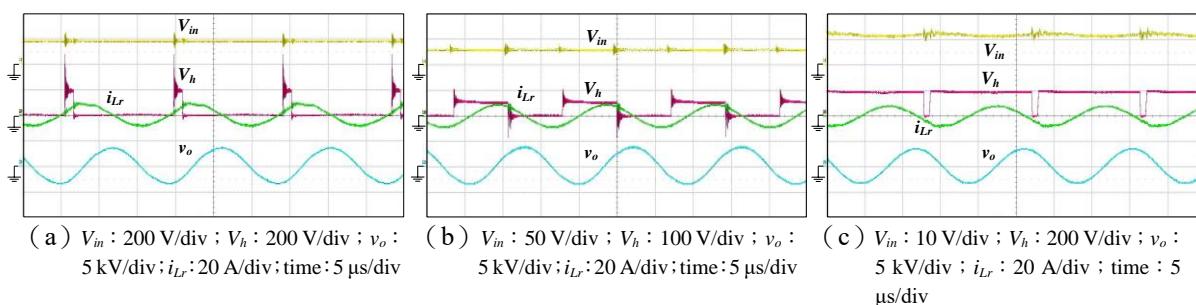


圖 13 不同輸入電壓之諧振特性波形 (a) 輸入電壓 175 V、(b) 輸入電壓 30 V、(c) 輸入電壓 12 V

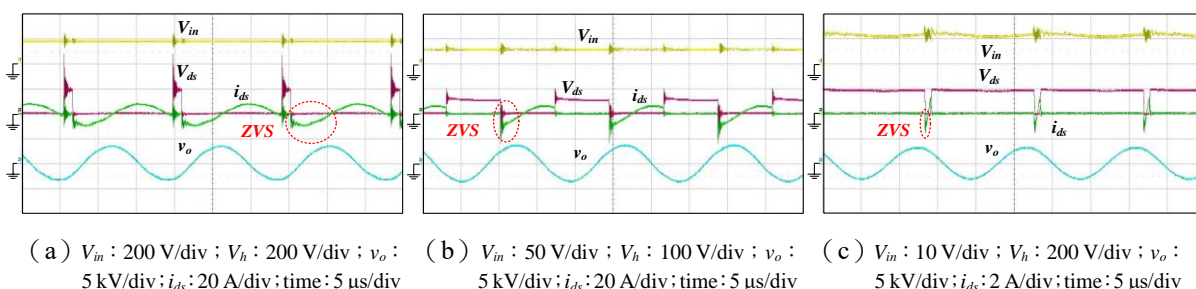


圖 14 不同輸入電壓之零電壓切換波形 (a) 輸入電壓 175 V、(b) 輸入電壓 30 V、(c) 輸入電壓 12 V

如圖 15 所示，本文針對提出之複合型電漿驅動電路之各端點電壓對應複合式變流器上臂開關之責任週期之關係。從圖 15 (a) 可觀察，當輸入電壓 V_{in} 為 174.5 V 時，對應複合式變流器上臂開關之責任週期為 0.1 時，可得到電容電壓 V_{cb} 約為 19.4 V；當輸入電壓 V_{in} 為 30 V 時，對應複合式變流器上臂開關之責任週期為 0.5 時，可得到電容電壓 V_{cb} 約為 30 V；而當輸入電壓 V_{in} 為 19.4 V 時，對應複合式變流器上臂開關之責任週期為 0.9 時，可得到電容電壓 V_{cb} 約為 174.5 V。由此可得知，電容電壓 V_{cb} 及輸入電壓 V_{in} 部分，在複合式變流器之上臂開關責任週期有其升降壓之關係，當輸入電壓高時，以降壓形式產生較低的電容電壓，反之，則升壓較高的電容電壓。

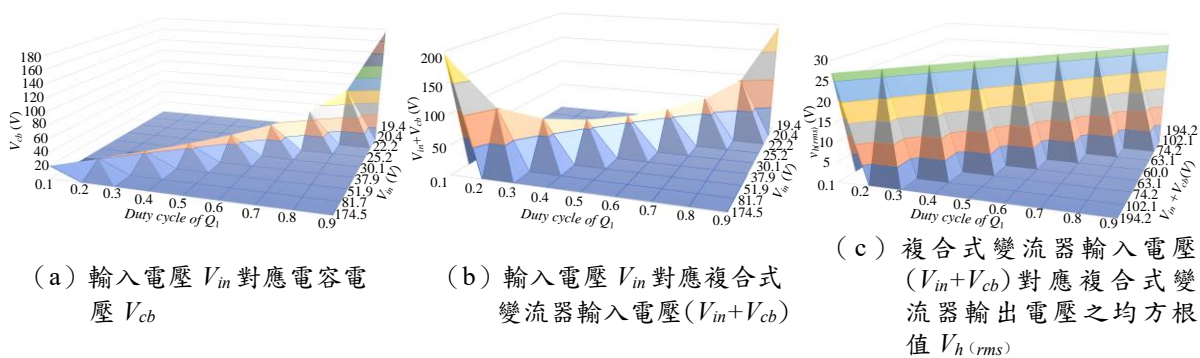


圖 15 各端點電壓與複合式變流器上臂開關之責任週期曲線圖

呈上所述，搭配圖 15 (b) 可觀察到，由於輸入電壓串聯電容電壓之關係，複合式變流器上臂開關之責任週期就直接地影響複合式變流器輸入電壓 ($V_{in} + V_{cb}$) 之值。當輸入電壓在 174.5 V 及 19.4 V 的條件下，將責任週期分別搭配對應的 0.1 及 0.9，複合式變流器輸入電壓 ($V_{in} + V_{cb}$) 之值較高，約 194 V；反之，當輸入電壓在 30 V，將責任週期搭配 0.5，複合式變流器輸入電壓 ($V_{in} + V_{cb}$) 之值為最低點，約 30 V。由上述數據可觀察，當複合式變流器上臂開關之責任週期在接近 0.1 及 0.9 的狀況下，複合式變流器輸入電壓

($V_{in}+V_{cb}$)之值較高，而責任周期接近 0.5 時，複合式變流器輸入電壓($V_{in}+V_{cb}$)之值較低，這個結果搭配非對稱脈寬調變技術，其複合式變流器輸出電壓之均方根值 $V_{h(rms)}$ 將可維持在 27 V，如圖 15 (c) 所示，再藉由諧振電路及變壓器之電壓增益提高約 2.39 kV_{rms} 到 2.45 kV_{rms}，此結果皆可達到穩定噴發電漿負載所需之電壓外，也證實了本文所提出複合型電漿驅動器能有效達到輸入電壓變動之高適應能力之效果，故證實此系統的可行性。

最後，針對本文所提出之複合型電漿驅動電路之操作條件與運轉效率關係進行分析，如圖 16 所示，此效率測試主要以不同的輸入電壓及輸出功率條件與固定輸出電壓進行效率量測並紀錄之。由此圖可觀察到，輸入電壓條件在高低電壓時，全面效率都微幅低於中電壓，主要原因是輸入電壓條件於中電壓時，複合型電漿驅動器之上下臂開關責任周期較為接近 50%，因此效率會較高。再觀察不同負載狀況下之效率分布，可發現當效率於 70%時最高，約為 91.5%。另外，本文針對其他的電漿驅動電路之效能進行評比並臚列於表 2 中，由此表可看出，本文所提出之複合型電漿驅動電路在於輸入電壓範圍表現及效率表現上，皆優於其他電漿驅動電路，由此可知，本文所提之複合型電漿驅動電路設計不但可以達到輸入電壓變化較高的適應能力，在效率上亦有不錯的表現，的確可提升電漿驅動系統設計技術並提供設計參考。

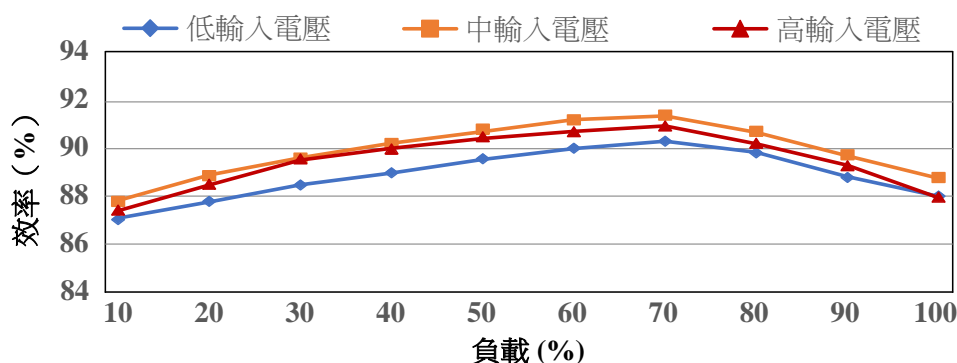


圖 16 本文提出之複合型電漿驅動器之操作條件與運轉效率關係

表 2 本文提出之複合型電漿驅動器與傳統電漿驅動器性能比較

符號	描述	本文提出之複合型電漿驅動器	參考文獻[27]	參考文獻[28]
V_{in}	輸入電壓範圍	12-175 V	310 V	80-200 V
V_o	輸出電壓	2.4 kV _{rms}	3.4 kV _{rms}	1.8 kV _{rms}
P_{o_max}	最大輸出功率	150 W	40.4 W	120 W
η_{max}	最大轉換效率	91.5 %	87 %	85 %

伍、結論

本文已完成一複合式電漿驅動器之設計，通過複合式變流電路設計、混合型諧振電路及變壓器搭配設計，確實可增加電漿驅動系統對於輸入電壓變動之適應能力，使其應用面更加彈性化。另所提之非對稱脈寬調變機制搭配複合式變流器設計，調整其功率晶體導通責任周期而改變諧振輸入電壓，進而改善非對稱脈寬調變機制中最大傳輸功率責任周期限制。此外，應用電漿負載等效電容搭配其諧振電路之混合設計，搭配變壓器匝數比可有效提高電壓增益，並有效降低變壓器尺寸。經電路原理審慎分析、控制機制詳細說明及其硬體電路多條件實測，可發現本文所提之電路在 12 V 至 175 V 之輸入電壓之變化時，皆可穩定輸出電壓以驅動電漿負載，確實達到輸入電壓變動之高適應能力。這些測試結果將有助於電漿驅動系統之相關產業設計參考與應用價值。

參考文獻

- [1] S. Lee, H. Jang, Y. Kim, S.J. Kim, and H. Chae. (2020). Sensitivity enhancement of SiO₂ plasma etching endpoint detection using modified Gaussian mixture model. *IEEE Trans. Semicond. Manuf.*, 33(2), 252–257.
- [2] C.M. Liu, Y. Nishida, K. Iwasaki, W. Sung, and F.P. Wu. (2019). Characteristics of DC or pulsed-type high-electric field plasma and its application to air cleaning system. *IEEE Trans. Plasma Sci.*, 47(2), 1121–1128.
- [3] M. Okubo, Y. Hiroyasu, and T. Kuroki. (2020). Ion cluster formation by nonthermal plasma induced by pulse corona discharge toward indoor air cleaning. *IEEE Transactions on Industry Applications*, 56(5), 5480–5488.
- [4] T. Liu, Y. Zeng, J. Chen, D. Wei, Q. Zeng, Y. Fu, Y. Fu, F. Yang, and F. Feng. (2021). *Acinetobacter baumannii* sterilization using DC corona discharge. *IEEE Trans. Plasma Sci.*, 49(1), 317–325.
- [5] N. Tonmitr, T. Mori, M. Takami, A. Yonesu, and N. Hayashi. (2021). Time-modulated LF-microwave hybrid plasma for surface sterilization. *IEEE Trans. Plasma Sci.*, 49(1), 154–161.
- [6] P. Pourhadi Abkenar, H. Iman-Eini, M.H. Samimi, and M. Emaneini. (2020). Design and implementation of ozone production power supply for the application of microbial purification of water. *IEEE Trans. Power Electron.*, 35(8), 8215–8223.
- [7] A.R. Ghanbari and A.A. Raie. (2020). Proposing a multimode switching control method for a half-bridge converter to improve its efficiency over the entire load variations. *IEEE Trans. Ind. Electron.*, 67(3), 1910–1920.
- [8] J. Han, J. Kim, B. Lee, J. Lai, and G. Moon. (2019). High-efficiency asymmetrical half-bridge converter with a new coupled inductor rectifier (CIR). *IEEE Trans. Power Electron.*, 34(12), 11541–11552.
- [9] X. Tang, Z. Li, and M. Zhang. (2019). A wide-range frequency model for dielectric barrier discharge type ozone generators powered by series resonant inverters. *IEEE Access*, 7, 124309–124314.
- [10] P. Rehlaender, F. Schafmeister, and J. Böcker. (2021). Interleaved single-stage LLC converter design utilizing half- and full-bridge configurations for wide voltage transfer ratio applications. *IEEE Trans. Power Electron.*, 36(9), 10065–10080.
- [11] Y. Wei, Q. Luo, and H.A. Mantooh. (2021). An LLC converter with multiple operation modes for wide voltage gain range application. *IEEE Trans. Ind. Electron.*, 68(11), 11111–11124.
- [12] R. Pandey and B. Singh. (2021). A cuk converter and resonant LLC converter based e-bike charger for wide output voltage variations. *IEEE Trans. Ind. Appl.*, 57(3), 2682–2691.
- [13] E. De Pelecijn and M.S.J. Steyaert. (2020). Stacking isolated SC cores for high-voltage wide input range monolithic DC-DC conversion. *IEEE J. Solid-State Circuits*, 55(10), 2639–2648.
- [14] Y. Wei, Q. Luo, and A. Mantooh. (2019). Comprehensive analysis and design of LLC resonant converter with magnetic control. *CPSS Trans. Power Electron. Appl.*, 4(4), 265–275.
- [15] C. Lu, W. Hu, and F.C. Lee. (2021). Neutral-point voltage balancing methods of series-half-bridge LLC converter for solid state transformer. *IEEE Trans. Power Electron.*, 36(6), 7060–7073.
- [16] J. Baek, K.W. Kim, H.S. Youn and C.E. Kim. (2021). High-efficiency LLC resonant converter with reconfigurable voltage multiplying rectifier for wide output voltage applications. *IEEE Trans. Power Electron.*, 36(7), 7641–7651.

- [17] H.P. Park, S. Jeong, M. Kim, J. Kim, and J.H. Jung. (2019). Spread spectrum technique for decreasing EM noise in high-frequency APWM HB resonant converter with reduced EMI filter size. *IEEE Trans. Power Electron.*, 34(11), 10845–10855.
- [18] S.S. Shah, S.K. Rastogi, and S. Bhattacharya. (2021). Paralleling of LLC resonant converters. *IEEE Trans. Power Electron.*, 36(6), 6276–6287.
- [19] M. Shang and H. Wang. (2018). A voltage quadrupler rectifier based pulsewidth modulated LLC converter with wide output range. *IEEE Trans. Ind. Appl.*, 54(6), 6159–6168.
- [20] S.C. Moon and C.H. Chiu. (2022). Hybrid-mode PFM control for LLC resonant converter. *IEEE Trans. Power Electron.*, 37(1), 274–284.
- [21] J. Kim, G. Wei, M. Kim, H. Ryo, and C. Zhu. (2019). A wireless power and information simultaneous transfer technology based on 2FSK modulation using the dual bands of series-parallel combined resonant circuit. *IEEE Trans. Power Electron.*, 34(3), 2956–2965.
- [22] W. Sun, Y. Xing, H. Wu, and J. Ding. (2018). Modified high-efficiency LLC converters with two split resonant branches for wide input-voltage range applications. *IEEE Trans. Power Electron.*, 33(9), 7867–7879.
- [23] M. Moreno, J. Pereda, F. Rojas, and I. Dominguez-Lopez. (2021). Decoupled PI controllers based on pulse-frequency modulation for current sharing in multi-phase LLC resonant converters. *IEEE Access*, 9, 15283–15294.
- [24] Q. Liu, Q. Qian, B. Ren, S. Xu, W. Sun, and L. Yang. (2021). A two-stage buck–boost integrated LLC converter with extended ZVS range and reduced conduction loss for high-frequency and high-efficiency applications. *IEEE J. Emerging Sel. Top. Power Electron.*, 9(1), 727–743.
- [25] B.K. Esfeh, V. Kilchytska, N. Planes, M. Haond, D. Flandre, and J. Raskin. (2019). 28-nm FDSOI nMOSFET RF figures of merits and parasitic elements extraction at cryogenic temperature down to 77 K. *IEEE J. Electron Devices Soc.*, 7, 810–816.
- [26] E. Coyne, S. Geary, A. Brannick, and J. Meskel. (2020). Parasitic NPN and PNP latch-up within a single DMOS for high voltage reliability. *IEEE Transactions on Electron Devices*, 67(8), 3291–3297.
- [27] V. Kinnares and P. Hothongkham. (2010). Circuit analysis and modeling of a phase-shifted pulsewidth modulation full-bridge-inverter-fed ozone generator with constant applied electrode voltage. *IEEE Trans. Power Electron.*, 25(7), 1739–1752.
- [28] F. Pai, C. Ou and S. Huang, (2011). Plasma-driven system circuit design with asymmetrical pulsewidth modulation scheme. *IEEE Trans. Ind. Electron.*, 58(9), 4167–4174.